PATENT ABSTRACTS OF JAPAN

(11)Publication number:

60-235536

(43) Date of publication of application: 22.11.1985

(51)Int.CI.

H04B 7/15

(21)Application number: 59-091514

(71)Applicant: TECH RES & DEV INST OF

JAPAN DEF AGENCY

MITSUBISHI ELECTRIC CORP

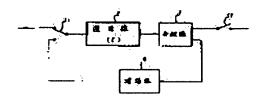
(22)Date of filing:

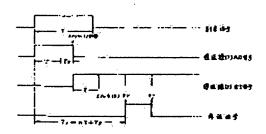
08.05.1984

(72)Inventor: MUKAI HIROAKI

OGAWA JUNZO

(54) PULSE WAVE DELAYING AND RETRANSMITTING CIRCUIT





(57)Abstract:

PURPOSE: To attain a device for retransmitting a retransmission signal having an optional delay time to an incoming signal without distortion by synchronizing an on/off timing with a switching timing of two input/output switches.

CONSTITUTION: A γ 2 satisfying γ 1=n γ + γ 2(0 \leq γ 2< γ) is obtained, where γ 1[sec] is a desired delay time of the retransmission signal to an external incoming signal, and a switch 11 is switched from the input signal to a feedback signal after a time γ + γ 2[sec] after the incoming pulse. The incoming signal for γ [sec] is fetched before the switch 11 is switched to a delay line 2, and this signal is kept by a closed loop comprising the delay line 2, a distributor 3, an

amplifier 4 and the switch 11. The switch 51 is turned on at a delay signal γ 1 after the pulse incoming and then turned off after γ 1+ γ [sec], then the pulse wave is retransmitted in the desired delay time γ 1 to the incoming signal with the same frequency as that of the incoming signal.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

19日本国特許庁(JP)

① 特許出願公開

⑩ 公 開 特 許 公 報 (A)

昭60-235536

(3) Int, Cl, 4

識別記号

庁内整理番号

母公開 昭和60年(1985)11月22日

H 04 B 7/15

7251-5K

審査請求 有 発明の数 1 (全3頁)

図発明の名称 パルス波遅延再送装置

②特 顧 昭59-91514

塑出 願昭59(1984)5月8日

砂発 明 者 向 井 曠 明 横浜市神奈川区西寺尾4-26-B-105

砂発 明 者 小 川 潤 三 尼崎市塚口本町8丁目1番1号 三菱電機株式会社通信機

製作所内

切出 顋 人 防衛庁技術研究本部長

⑪出 顋 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

砂代 理 人 弁理士 大岩 増雄 外2名

明 細 1

1. 発明の名称

パルス波遅延再送装置

. 2. 特許請求の顧囲

運延時間でeccの運延手段と、この運延手段を含むフィードパックループと、到来したパルス信号を上記運延手段に入力させ、パルス信号到来ので+ rasec 後に上記フィードパックループの形成の切換えを行う第1のスイッチと、パルス信号到来のra(ran nr+ran n は正整数) sec 後にオンし、ra+rsec後にオフして上記運延手段の出力を取出す第2のスイッチを備え、パルス到来のrasec 後に再送信号の送出を行うようにしたことを特徴とするパルス波運延再送装置。

8. 発明の詳細な説明

(発明の技術分野)

本発明は外部から到来するパルス状態波を前もつて 設定された任意の時間だけ遅延して再送する パルス状電波の再送装置に関するものである。

〔從来技術〕

従来、この間の装置として第1図に示すものがあった。図において、(1)は外部からの入力信号と選延線からのフィードパック信号を選択するスイッチ、(8)は遅延時間「(sec)」の運延線、(3)は遅延線(8)の出力の一部を入力にフィードパックするための分配器、(4)はフィードパック信号を増幅する増幅器、(5)は遅延線(2)の出力信号をオン、オフするスイッチである。

次に動作について説明する。外部からパルス短 T [sec] (T>r) の信号が入力すると、信号到来 後r (sec) 後にスイツチ(1) は入力信号側からフィードバツク信号側に切替り、遅延線(2) には到来信号のr [sec] 分が取り込まれる。 この信号は遅延 線(2) と分配器(3)、増幅器(4)、スイツチ(1)で構成される 閉ループにより保持される。 スイツチ(6)をパルス到来後 nr (sec) (nは正整数)後にオンしに (n+1) r [sec] 後オフすれば到来パルス波と同じ にパルス波を再送することができる。

到来信号と遅延線(3)の入力信号と出力信号およ



び再送信号を第2図に示す。

従来のパルス波再送装置は以上のように運延線の運延時間での整数倍のタイモングでスイッチの切替、オンオフが行われるので再送信号の到来信号に対する運延時間は運延線の運延時間での整数倍という不連続な値しかとり得ない。また、スイッチ向を運延線の運延時間での整数倍以外のタイモングでオンオフすると再送信号にフィードパック信号の継ぎ目で振幅歪みが生ずるなどの欠点があった。

(発明の概要)

との発明は上記のような従来のものの欠点を除去するためになされたもので、従来のものと同様の装置を用いて、入力および出力の2つのスイッチの切替、オンオフタイミングを同期させることにより、到来信号に対する任意の遅延時間の再送信号を歪みなく再送する装置を提供することを目的としている。

[発明の実施例]

以下、この発明の一実施例を説明する。装置の

到来信号と同一周波数で到来信号に対して所望の 運延時間でパルス波を再送することができる。

したがつて、到来信号と、遅延線の入力信号と 出力信号および再送信号は第4図に示すようになる。

なお、上配実施例では遅延線(2)に固定の遅延時間で (sec) をもつものを示したが、遅延線(2)に異る連延時間の遅延線を切替えて使用してもよい。
「発明の効果」

以上のように、との発明によればパルス放選延 再送装置の入力スイッチを出力のスイッチと同期 して制御したので、到来信号を任意の遅延時間で 歪みなく再送できる効果がある。

4. 図面の循単な説明

第1図は従来のパルス被遅延再送装置の一例を示すブロック図である。第2図は従来のパルス被再送装置の各部のタイミング図、第8図はこの発明の一実施例のパルス波遅延再送装置のブロック図、第4図は第8図における各部のタイミング図である。

構成は第8図に示すようになっている。第8図に 於て、時は外部からの入力信号と遅延線からのフ イードパック信号を選択するスイッチ、②は遅延 時間で(sec)の遅延線、③は遅延線出力の一部を 入力にフィードパックするための分配器、④はフ イードパック信号を増幅するための増幅器、 切は 遅延線②の出力信号をオンオフするスイッチである。

次に動作の説明をする。外部からの到来信号に 対する再送信号の所望の遅延時間を ri (sec) とすると

「1 = n r + r2(0 ≤ r2 < r) (1)
を満たす r2を求め、パルス到来後 r + r2(sec)後にスイツチのを入力信号側からフィードパツク信号側へ切替える。退延線(2)にはスイツチのが切替る以前 r (sec)分の到来信号が取り込まれ、との信号は運延線(2)と、分配器(3)、増幅器(4)、スイツチので構成される防ループによつて保持される。スイツチのをパルス到来後、上記の運延時間 r1(sec)後にオンし、r1 + r (sec)後オフすれば、

図中、(1) 00 は入力切替スイッチ、(2) は遅延線、(3) は分配器、(4) は増幅器、(5) 60 は出力オンオフスイッチである。

代 班 人 大 岩 增 雄

特開昭60-235536(3)

